

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-111626

(43)Date of publication of application : 12.04.2002

(51)Int.Cl.

H04J 11/00
H03M 13/41
H04B 3/06
H04B 7/005
H04L 1/00

(21)Application number : 2001-198767

(71)Applicant : SHARP CORP

(22)Date of filing : 29.06.2001

(72)Inventor : SHIRAKAWA ATSUSHI
HAMAGUCHI YASUHIRO

(30)Priority

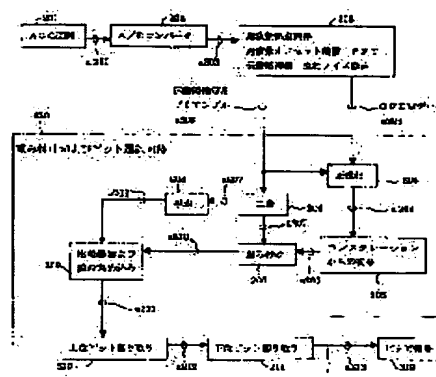
Priority number : 2000222674 Priority date : 24.07.2000 Priority country : JP

(54) OFDM DEMODULATOR

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce computational complexity required for decoding in a Viterbi decoder, and to obtain excellent decoding characteristics.

SOLUTION: An input to the Viterbi decoder is controlled using a preamble for estimating a propagation path attached to an OFDM packet as an index. That is, an effective bit section is selected fluidly and properly from a value computed for the input to the Viterbi decoder by the power of the preamble for estimating the propagation path.



LEGAL STATUS

[Date of request for examination]

24.01.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the
examiner's decision of rejection or application converted
registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of
rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

Best Available Copy

THIS PAGE BLANK (USPTO)

VERIFIED BY: [illegible]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2002-111626
(P2002-111626A)

(43)公開日 平成14年4月12日(2002.4.12)

(51)Int.Cl.	識別記号	F I	テマコード*(参考)
H 0 4 J 11/00		H 0 4 J 11/00	Z 5 J 0 6 5
H 0 3 M 13/41		H 0 3 M 13/41	5 K 0 1 4
H 0 4 B 3/06		H 0 4 B 3/06	B 5 K 0 2 2
	7/005		5 K 0 4 6
H 0 4 L 1/00		H 0 4 L 1/00	B

審査請求 未請求 請求項の数10 O L (全 13 頁)

(21)出願番号	特願2001-198767(P2001-198767)
(22)出願日	平成13年6月29日(2001.6.29)
(31)優先権主張番号	特願2000-222674(P2000-222674)
(32)優先日	平成12年7月24日(2000.7.24)
(33)優先権主張国	日本(JP)

(71)出願人 000005049
シャープ株式会社
大阪府大阪市阿倍野区長池町22番22号

(72)発明者 白川 淳
大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

(72)発明者 浜口 泰弘
大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

(74)代理人 100111914
弁理士 藤原 英夫

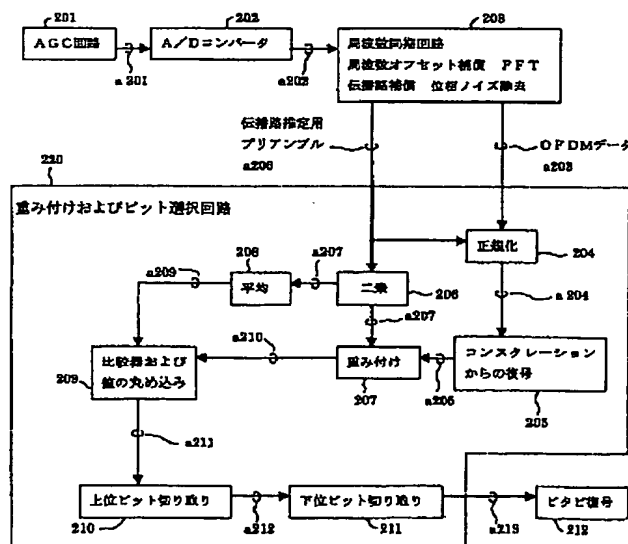
[最終頁に続く](#)

(54) 【発明の名称】 OFDM復調装置

(57) 【要約】

【課題】 ビタビ復号器での復号に要する計算量を削減し、かつ、良好な復号特性を得るようにすること。

【解決手段】 ビタビ復号器への入力を、OFDMパケットに添えられている伝播路推定用プリアンブルを指標として制御する。すなわち、伝播路推定用プリアンブルの電力によりビタビ復号器の入力のために計算された値から、流動的に適宜に有効なビット部分を選択する。



【特許請求の範囲】

【請求項1】 畳み込み符号を復号するビタビ復号器を備えたOFDM信号の復調装置において、サブキャリアの平均電力値を計算する平均回路と、該平均回路の出力に基づいて、重み付けを行ったOFDMデータ信号を丸め込む丸め込み回路と、不用データを切り捨てるビット切り取り回路とを備え、電力平均値によりOFDMデータ信号の有効なビットを適宜選択することを特徴とするOFDM復調装置。

【請求項2】 請求項1記載において、前記電力平均値は、伝播路推定用プリアンプの各サブキャリア信号電力を加算し、FFT (Fast Fourier Transform; 高速フーリエ変換) 長で除算することで求められることを特徴とするOFDM復調装置。

【請求項3】 請求項1記載において、前記電力平均値は、その算出の元となる伝播路推定用プリアンプが含まれるパケットが復調処理されている間だけ有効とされることを特徴とするOFDM復調装置。

【請求項4】 請求項1乃至3の何れか1項に記載において、前記ビット切り取り回路は、上位ビット切り取り回路と下位ビット切り取り回路とで構成されることを特徴とするOFDM復調装置。

【請求項5】 請求項4記載において、前記上位ビット切り取り回路は、前記電力平均値を表現するのに不要な上位ビットと同じ位置のビットを切り取ることを特徴とするOFDM復調装置。

【請求項6】 畳み込み符号を復号するビタビ復号器を備えたOFDM信号の復調装置において、量子化ビット数を制御する振幅調整回路を備えたことを特徴とするOFDM復調装置。

【請求項7】 請求項6記載において、前記振幅調整回路は、伝播路推定用プリアンプに含まれるサブキャリアの最大絶対値のMSSB (Most Significant Set Bit) の位置からビットシフト量を決定することを特徴とするOFDM復調装置。

【請求項8】 請求項6または7記載において、前記振幅調整回路による振幅調整値は、その算出の元となる伝播路推定用プリアンプが含まれるパケットが復調処理されている間だけ有効とされることを特徴とするOFDM復調装置。

【請求項9】 請求項6乃至8の何れか1項に記載において、前記振幅調整回路は、プリアンプに含まれる各サブキャリアデータの論理和を計算する論理和回路と、論理和の計算結果からビットシフト量を決定するビットシフト決定回路と、不用データを切り捨てるビット切り取り回路を備え、OFDMデータ信号の有効なビットを適宜選択することを特徴とするOFDM復調装置。

【請求項10】 請求項9記載において、

前記ビット切り取り回路は、上位ビット切り取りおよび丸め込み回路と下位ビット切り取り回路とで構成されることを特徴とするOFDM復調装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ディジタル無線通信システムに用いるOFDM (Orthogonal Frequency Division Multiplexing; 直交周波数分割多重) 信号の復調装置に係り、特に、OFDM復調装置における、畳み込み符号を復号するビタビ (Viterbi) 復号器への入力を制御する技術に関するものである。

【0002】

【従来の技術】OFDM変調は、周波数領域の複数のサブキャリアを使用し、そのそれぞれに16QAM (Quadrature Amplitude Modulation) 変調などをされた信号をのせて、フーリエ変換で得られる時間領域信号波形を伝送する方式である。OFDM信号は複数の変調波の合成波と考えることができ、そのピーク振幅と平均振幅の比はサブキャリア数が多くなるほど大きくなる特徴がある。

【0003】無線LAN (Local Area Network) 等の無線システムでは、通常、受信器が動くことが想定されているために、送信器・受信器間の距離は任意に変動する。したがって、送信器からの距離が遠い場合と近い場合とでは、受信器における受信レベルは異なる。この受信レベルを、使用するA/Dコンバータ (Analog-Digital Converter) のダイナミックレンジの範囲内におさめる必要があり、各パケットの受信レベルを等化するためにAGC (Auto Gain Control) 回路を使用する。

【0004】AGC回路において、受信信号の振幅をA/Dコンバータのダイナミックレンジ内に調節するために、図1に示すように、パケットの先頭にAGC回路用プリアンプ信号を送信する。AGC回路は、このプリアンプ信号の受信レベルに基づいて増幅利得制御をおこない、各パケットの受信レベルを等化する。

【0005】OFDM変調無線システムでは、上述した二点の特徴、すなわち、1) 複数のサブキャリアを使用するためにピーク振幅と平均振幅の比が大きくなる、2) 送信器・受信器間の距離が変動するために受信レベルが変動する、を兼ね備えるために、総じて振幅変動が大きくなり、各パケットの受信レベルの等化にずれが生じる。

【0006】一方、送信器で畳み込み符号化されたOFDM信号は、受信器でビタビ復号器を使用して復号する。無線システムでは、送信器・受信器間の伝播路は一意に定まらず、受信器は幾つかの異なる伝播路を通過してきた信号の重ね合わせを受信するため、マルチパスフェージングを受けることになる。このため、OFDM信号を構成する各サブキャリアは異なる伝播路特性を受け

ることになり、各サブキャリアにより受信電力が異なる。

【0007】ビタビ復号器を使用したOFDM信号の復号過程では、受信パケットに添えられた伝播路推定プリアンブルで各サブキャリアのOFDM信号を正規化し、図2に示すようなコンスタレーション（信号配置）から復号した信号を、伝播路推定用プリアンブルの対応するサブキャリアの電力で重み付けして、ビタビ復号器に入力する。ビタビ復号器への入力を、重み付けされた信号の大きさを尤度とし、ビタビ復号に柔軟性を持たせる軟判定は、あるしきい値を設けて、“0”、“1”に明確に区別してから復号する硬判定よりも有効である。一般的に軟判定によるビタビ復号は軟判定に用いる量子化ビット数が多いほど理想に近い復号ができ、本システムのようにサブキャリア電力による重み付けを行う場合はその効果が顕著にあらわれる。ビタビ復号に代表される最尤復号では、復号系列の候補として何種類かの予想される系列を用意し、それぞれの系列の尤度を計算した後、その中から最も尤度の高いものを復号系列と決定する。

【0008】復調回路では、受信されたOFDM信号はAGC回路の後段でA/Dコンバータによりデジタル信号に変換され、以後、デジタル的に加法演算、乗法演算などがおこなわれるために、値を示すのに使用するビット数が増える。したがって、これらの演算をおこなう度に値の丸め込み処理をするなどして信号ビットの切り取りをおこない、指定されたビットだけを次段の回路に受け渡す必要があり、特に、ビタビ復号器への入力を決定する際のこの操作は、システムの信号誤り率に直接影響するために重要となる。つまり、各種復調処理演算によりビット数の膨らんだ信号から、有効に適切な信号ビットを選択してビタビ復号器に入力する必要がある。

【0009】図3に、従来技術によるビタビ復号器のための重み付けおよびビット選択回路の構成例を示す。重み付けおよびビット選択回路120に入力されるのは、AGC回路101の機能により受信レベルが等化された信号a101を、A/Dコンバータ102によりデジタル信号a102に変換した後、処理回路103において、周波数オフセット補償、伝播路補償、位相ノイズ除去などの操作がなされた、伝播路推定用プリアンブル信号a106とOFDMデータ信号a103である。

【0010】OFDMデータ信号a103に含まれる各サブキャリアの情報は、正規化回路104において、伝播路推定用プリアンブル信号a106の対応するサブキャリアの振幅により正規化され、正規化された信号a104は、コンスタレーション分解回路105でコンスタレーションから復号される。一方、伝播路推定用プリアンブル信号a106は、二乗回路a106により各サブキャリアの電力値信号a107が計算される。コンスタレーションから復号された信号a105は、重み付け回

路108において、伝播路推定用プリアンブルの対応するサブキャリアの電力a107により重み付けされ、重み付けされた信号a108が、重み付け回路108から下位ビット切り取り回路109に出力される。ビタビ復号器110への入力ビットを N_0 とすると、下位ビット切り取り回路109では、重み付けされた信号a108のうちMSB (Most Significant Bit) から N_0 ビットだけを有効なデータ信号a109としてビタビ復号器110に入力し、残りの下位ビットを切り捨てる。この有効なビットの選択は、いかなる信号が入力されようとも固定したままである。

【0011】

【発明が解決しようとする課題】無線通信システムでは、通常、受信器が動くことが想定されているために、送信器・受信器間の距離は任意に変動する。したがって、送信器からの距離が遠い場合と近い場合とでは、各ユーザの受信レベルは異なる。この受信レベルを、使用するA/Dコンバータのダイナミックレンジの範囲内におさめる必要があり、この制御調節をおこなうAGC回路が無線システムに組み込まれている。しかし、振幅変動の激しい変調方式であるOFDM変調は、特に異なるパケットの受信レベルを一定にすることが難しく、ずれが生じるために、AGCの性能を補う機能が必要である。

【0012】一方、送信器で畳み込み符号化されたOFDM信号の復号をおこなうビタビ復号器における復号過程では、OFDMデータ信号の各サブキャリアにのせられた情報を、伝播路推定用プリアンブルの対応するサブキャリアの振幅で正規化した後に、コンスタレーションから復号し、伝播路推定用プリアンブルの対応するサブキャリアの受信電力で重み付けをする。この重み付けを尤度として、復号に柔軟性を持たせる軟判定は有効であり、ビタビ復号においても適用されており、この尤度に割り当てる量子化ビット数を多くするほど、重み付けをより連続的な値として与えることができ、理想に近い復号が可能である。

【0013】しかし、最尤復号では、復号系列の候補として何種類かの予想される系列を用意し、それぞれの系列の尤度を計算した後、その中から最も尤度の高いものを復号系列と決定する。これらの過程では、量子化ビット数が多いほど計算量が膨大なものとなり、ハードウェアの規模が肥大化することが問題となる。このため、復号性能が急激に劣化しない程度に量子化ビット数を制限する必要があるとともに、有効に適切な位置のビットを選択する必要がある。適切なビットの選択をおこなわない場合、つまり従来例のように重み付けされた信号a108のうちMSBから決められたビット数、例えば6ビットを固定してビタビ復号器に出力したとしても、信号a108の大きさによっては実際には6ビットのうち3ビットしかビタビ復号に有効に寄与しないこともあり

得、ビタビ復号器のハードウェアを有効に使えていない点が問題となる。したがって、何らかの信号を基準として、重み付けされた信号a108から、適宜に流動的に有効なビットを選択して抜き取る操作が必要となる。

【0014】本発明ではこれらの問題を解決する手法を提供するものであり、本発明の目的とするところは、ビタビ復号器での復号に要する計算量を削減し、かつ良好な復号特性を得るために、ビタビ復号器への入力ビットの有効な選定手法を提供することにある。また、本発明の目的とするところは、提案する手法を使うことにより、備えられたAGC回路の機能を補助して、等価的な受信レベル利得制御をおこなうことにある。

【0015】

【課題を解決するための手段】上記目的を達成するために、本発明では以下の手段を用いる。OFDM信号パケットは、図1に示すように、その先頭に位置するOFDM信号検出およびAGCおよびダイバシチ選択および粗い周波数オフセット推定および時間同期に使用されるプリアンプル（本明細書では、これをAGC用プリアンプルと称している）と、伝播路推定および細かい周波数オフセット推定に使用されるプリアンプル（本明細書では、これを伝播路推定用プリアンプルと称している）と、データ部分とから構成される。

【0016】OFDM信号は、AGC回路により、AGC用プリアンプル信号の受信レベルに応じて出力信号レベルが一定となるように利得制御がおこなわれ、A/Dコンバータによりアナログ信号からデジタル信号に変換され、プリアンプル情報により周波数オフセット補償され、高速フーリエ変換により周波数領域の信号に変換され、伝播路推定用プリアンプル情報により伝播路補償され、パイロット信号により位相ノイズ除去される。

【0017】以上の操作を経たOFDM信号は、変調方式に応じてコンスタレーションから復号され、各々のサブキャリアのコンスタレーションから復号された信号は、ビタビ復号器に入力するために、パケット内ではマルチパスフェージング特性が一定であるという仮定に従って、プリアンプル部とデータ部が受けている伝播路特性は等価的に等しいとし、伝播路特性を示す伝播路推定用プリアンプルの対応する各サブキャリアの振幅のみを乗じて等価的にデータ部に対して各サブキャリアの受信電力により重み付けをおこなう。次に、伝播路推定用プリアンプルの全サブキャリアの電力平均値を近似計算しておき、電力により重み付けした信号の絶対値が前記伝播路推定用プリアンプルの全サブキャリアの電力平均値により丸め込まれるように処理して、量子化ビット数を削減し、さらに、下位ビットを適当に切り捨てることにより、さらに量子化ビット数を削減する。また、前記伝播路推定用プリアンプルの電力平均値は、そのプリアンプルが含まれるパケットが復調回路で処理されている間だけ有効であり、新しいプリアンプルが入力される

と、それに応じて更新される。

【0018】

【発明の実施の形態】以下、図面を参照して、本発明の実施の形態を詳細に説明する。本発明では、受信器におけるAGC回路によって利得制御操作されたOFDM信号を、OFDMパケットの先頭に付加された伝播路推定用プリアンプルの全サブキャリアの電力平均値を指標として、OFDMデータのビタビ復号器への入力ビットを制御する。

【0019】本発明の一実施形態に係るビタビ復号器のための重み付けおよびビット選択回路について、図4を用いて説明する。

【0020】重み付けおよびビット選択回路220に入力されるのは、AGC回路201の機能により受信レベルが等化された信号a201を、A/Dコンバータ202によりデジタル信号a202に変換した後、処理回路203において、周波数オフセット補償、伝播路補償、位相ノイズ除去などの操作がなされた、伝播路推定用プリアンプル信号a206とOFDMデータ信号a203である。

【0021】OFDMデータ信号a203に含まれる各サブキャリアの情報は、正規化回路204において、伝播路推定用プリアンプル信号a206の対応するサブキャリアの振幅により正規化され、正規化された信号a204は、コンスタレーション分解回路205でコンスタレーションから復号される。一方、伝播路推定用プリアンプル信号a206は、二乗回路206により各サブキャリアの電力値が計算され、信号a207として出力される。コンスタレーションから復号された信号a205の各サブキャリアの情報は、重み付け回路207において、伝播路推定用プリアンプルの対応するサブキャリアの電力値を示すa207により重み付けされ、重み付けされた信号a210が、比較器および丸め込み回路209に出力される。伝播路推定用プリアンプルの各サブキャリアの電力値を示すa207は、平均回路208にも入力され、平均回路208において、1本のサブキャリアあたりの平均電力値が求められて、平均電力信号a209として、比較器および丸め込み回路209に出力される。比較器および丸め込み回路209では、重み付けされた信号a210を平均電力信号a209で丸め込むが、この操作は、信号a210の大きさが信号a209より大きいときは、信号a209の値を出力し、信号a210の大きさが信号a209より小さいときは、信号a210の値をそのまま出力する。

【0022】上位ビット切り取り回路210には、電力平均値a209により丸め込まれた信号a211を入力し、電力平均値a209を表現するのに不必要となっている上位ビットと同じ位置のビットを、信号a211から切り取って信号a212として出力するが、ただし、電力平均値a209がビタビ復号器212への入力ビッ

ト数 N_0 内で表現されるときは、信号 a_{211} のうちLSB (Least Significant Bit) からビタビ復号器212への入力ビット数 N_0 に等しいビット数だけ抜き取って、信号 a_{212} として出力する。下位ビット切り取り回路211では、決定されているビタビ復号器212への入力ビット数 N_0 になるように、下位ビットを切り捨てる操作をおこない、信号 a_{213} をビタビ復号器212に入力する。

【0023】重み付けおよびビット選択回路220について、数値やフォーマット、送信器や受信器での復調の流れをまじえて、具体例を示して説明する。OFDM信号のサブキャリア数 $N_{sc}=52$ （パイロットキャリア4本を含む）、FFT (Fast Fourier Transform; 高速フーリエ変換) 長 $N_{fft}=64$ で、各サブキャリアは、図2のコンスタレーションに従って16QAM変調されており、信号の表現方法は以後2の補数表示とする。図1に示すように、送信するOFDMパケットの先頭には、AGC用プリアンブル信号と伝播路推定用プリアンブル信号を添え、残りの部分はOFDMデータ信号となり、これらの信号系列を畳み込み符号化して送信する。

【0024】AGC用プリアンブルおよび伝播路推定用プリアンブルに割り当てるOFDMシンボル数はそれぞれ $N_{sp}=1$ 、 $N_{lp}=1$ とし、伝播路推定用プリアンブルとしては、送信器で、

$SC-26 \dots 26 = \{1, 1, 1, 1, 1, -1, 1, -1, -1, 1, 1, -1, 1, -1, 1, 1, -1, -1, 1, 1, -1, 1, 1, 0, 1, -1, -1, 1, 1, -1, 1, -1, -1, 1, 1, -1, 1, 1, 1, -1, -1, -1, 1, -1, 1, 1\}$

例えば、上記の値に比例するような既知のBPSK情報を各サブキャリアにのせる。

【0025】データ部分は、各サブキャリアをそれぞれ16QAM変調し、情報をのせる。各OFDMシンボルごとにFFTをほどこし、AGC用プリアンブル、伝播路推定用プリアンブル、OFDMデータからなるOFDMパケットを構成し、送信する。

【0026】OFDM信号は伝播路で、各サブキャリアごとに異なる振幅変調および位相回転を受けるが、この伝播路特性を、 $\alpha(i)$ ($i=1, 2, \dots, 52$; サブキャリア番号) とする。そのうえ、受信器が移動する場合などは、受信器における受信レベルが時間、パケットにより異なるようになる。

【0027】この各パケットの受信レベルを等化するのがAGC回路201であり、この操作は、各パケットの先頭に添えられたAGC用プリアンブルの受信レベルをもとにおこなわれ、A/D変換器202によりデジタル信号に変換される。処理回路203では、AGC用プリアンブル情報と伝播路推定用プリアンブルにより周波数オフセット補償し、FFTにより周波数領域の信号に変換し、伝播路推定用プリアンブル情報により伝播路補償し、パイロット信号により位相ノイズ除去する。

【0028】重み付けおよびビット選択回路220には、受信したOFDMパケットのうち伝播路推定用プリアンブル信号 a_{206} と、AGC用プリアンブルや伝播路推定用プリアンブルにより補償されたOFDMデータ信号 a_{203} とを分けて入力する。伝播路推定用プリアンブルは、それが含まれるOFDMパケットの各サブキャリアの伝播路振幅特性 $|\alpha(i)|$ を代表する信号として使用する。

【0029】OFDMデータ信号 a_{203} に含まれる各サブキャリアの情報は、正規化回路204において、伝播路推定用プリアンブル信号 a_{206} の対応するサブキャリアの振幅 $|\alpha(i)|$ により正規化され、正規化された信号 a_{204} は、コンスタレーション分解回路205で図2のコンスタレーションから復号される。本例の場合、各サブキャリアに16QAM変調された信号のっており、OFDMデータ信号 a_{203} に含まれる一つのサブキャリアのI成分(In-phase component)、Q成分(Quadrature-phase component)の値をそれぞれ x 、 y とすると、コンスタレーション分解回路205により一つのサブキャリアから、

$$a_{205}(b1) = x$$

$$a_{205}(b2) = x - 2$$

$$a_{205}(b3) = y$$

$$a_{205}(b4) = y - 2$$

上記の $a_{205}(b1) \sim a_{205}(b4)$ の4つの信号が復号されて、信号 a_{205} として出力される。

【0030】一方、伝播路推定用プリアンブル信号 a_{206} は、二乗回路206により各サブキャリアの電力値 $|\alpha(i)|^2$ が計算され、信号 a_{207} として出力される。コンスタレーションから復号された信号 a_{205} の各サブキャリアの情報を、重み付け回路207において、伝播路推定用プリアンブルの対応するサブキャリアの電力 a_{207} により重み付けし、

$$a_{210}(b1) = |\alpha|^2 x$$

$$a_{210}(b2) = |\alpha|^2 (x - 2)$$

$$a_{210}(b3) = |\alpha|^2 y$$

$$a_{210}(b4) = |\alpha|^2 (y - 2)$$

上記の $a_{210}(b1) \sim a_{210}(b4)$ が算出されて、重み付けされた信号 a_{210} として出力される。この重み付けされた信号 a_{210} は、伝播路の電力特性で重み付けされており、対応するサブキャリアの受信電力が大きいほど重い重み付けがされることになり、信号の信頼度が高い。

【0031】ここで、信号 a_{209} および信号 a_{210} に割り当てられているビット数は、16であるとする。重み付けされたOFDMデータ信号 a_{210} を、16ビットのままビタビ復号器212に入力すると、ビタビ復号器を構成するハードウェアが肥大なものとなり、ビタビ復号に要する時間も膨大になる。従来方法では、16ビットのうちMSBから決められたビット数、先に述

べた例では6ビット、だけを固定して選択してビタビ復号器212に入力していた。a210の値として下記に4つの例を示す。信号a210の上位6ビットをビタビ復号器212に受け渡すことになるが、実際は6ビットのうち上位より2ビット目から4ビット目は有効に作用していないといえる。すなわち、従来の方法では、
 a210 = “0000001000000000” (16bit) のとき、“000000” (6bit) を、
 a210 = “0000100000000000” (16bit) のとき、“000010” (6bit) を、
 a210 = “1111110000000000” (16bit) のとき、“111111” (6bit) を、
 a210 = “1111100000000000” (16bit) のとき、“111110” (6bit) を、
 ビタビ復号器212にそれぞれ入力する。

【0032】そこで本発明では、ビタビ復号器212へ割り当てられた入力ビット数を有効に利用するために、伝播路推定用プリアンプルの1サブキャリアあたりの電力a209を指標として、ビタビ復号器212への入力ビットを選択するようにしている。平均回路208では、伝播路推定用プリアンプルの各サブキャリアの電力値を示す信号a207を入力として、1サブキャリアあたりの電力平均値を求めて、信号a209として出力する。信号a209は、伝播路推定用プリアンプルの52本のサブキャリア信号を加算し、FFT長64で除算することで近似し、これは、52本のサブキャリアの和を求めて下位6ビットを切り捨てることで求める。また、この電力平均値はあくまでもビタビ復号器212への入力のビット切り捨ての指標として使用するため、平均回路208は、下位5ビットを切り捨てて平均電力の2倍、下位4ビットを切り捨てて平均電力の4倍を出力することもある。

【0033】比較器および丸め込み回路209では、伝播路推定用プリアンプルの電力平均値a209と、伝播路の電力特性で重み付けされたコンスタレーションから復号されたOFDMデータ信号a210とを比較し、データ信号a210の絶対値が電力平均値a209より小さい場合は、データ信号a210をそのまま信号a211として出力し、データ信号a210の絶対値が電力平均値a209より大きい場合は、データ信号a210の符号と電力平均値a209を乗じて、信号a211として出力する。例えば、a209 = “0000010000000000” (1024) (16bit) の場合、
 a210 = “0000001000000000” (16bit) のとき、a211 = “0000001000000000” (16bit)、
 a210 = “0000100000000000” (16bit) のとき、a211 = “0000010000000000” (16bit)
 a210 = “1111110000000000” (16bit) のとき、a211 = “1111110000000000” (16bit)
 a210 = “1111100000000000” (16bit) のとき a

211 = “1111110000000000” (16bit)

のように処理する。この操作により、データ信号a210の絶対値が電力平均値a209より大きい場合は、電力平均値a209により値を丸め込む。

【0034】伝播路推定用プリアンプルの電力平均値a209が上記の例で示したように、a209 = “0000010000000000” (16bit) であるとき、上位1ビットは符号ビットなので必要だが、上位2ビットから上位5ビットの計4ビットは値として意味をなさないので、切り取ることができる。したがって、上位ビット切り取り回路210では、信号a211のうち適当な上位ビット、本例の場合では、上位2ビットから上位5ビットの計4ビットを取り除いて、信号a212として出力する。つまり、上位ビット切り取り回路210は、
 a211 = “0000001000000000” (16bit) のとき、a212 = “001000000000” (12bit)、
 a211 = “0000010000000000” (16bit) のとき、a212 = “010000000000” (12bit)、
 a211 = “1111110000000000” (16bit) のとき、a212 = “111000000000” (12bit)、
 a211 = “1111100000000000” (16bit) のとき、a212 = “110000000000” (12bit)、
 のようにそれぞれ出力する。

【0035】ビタビ復号器212への入力ビット数が6ビットに指定されている場合、それぞれ下位ビットを切り取る必要があり、これを下位ビット切り取り回路211でおこなう。本例の場合、下位1ビットから6ビットが不要となるので、これを切り取る。つまり、下位ビット切り取り回路211は、
 a212 = “001000000000” (12bit) のとき、a213 = “001000” (6bit)、
 a212 = “010000000000” (12bit) のとき、a213 = “010000” (6bit)、
 a212 = “111000000000” (12bit) のとき、a213 = “111000” (6bit)、
 a212 = “110000000000” (12bit) のとき、a213 = “110000” (6bit)、
 のようにそれぞれ出力する。

【0036】ビタビ復号器212への入力が6ビットであるのに対し、伝播路推定用プリアンプルの電力平均値a209が6ビット以下で表現できる場合、例えば、電力平均値a209 = “0000000000001000” (16bit) のときでは、“01000”のように5ビットのみで表現できるが、このときは以下のように処理する。まず、電力平均値a209による値の丸め込みは、電力平均値a209がビタビ復号器212への入力ビットより大きい場合と同様の処理をする。つまり、比較器および丸め込み回路209は、
 a210 = “0000000000000100” (16bit) のとき、a211 = “0000000000000100” (16bit)、

a 2 1 0 = “0000000000010000” (16bit) のとき、a 2 1 1 = “000000000001000” (16bit)、
a 2 1 0 = “111111111111100” (16bit) のとき、a 2 1 1 = “111111111111100” (16bit)、
a 2 1 0 = “1111111111110000” (16bit) のとき、a 2 1 1 = “111111111111000” (16bit)、
のようにそれぞれ出力する。

【0037】しかし、上位ビット切り取り回路210で、信号a211の上位の不要なビットを切り取ると、出力信号a212は5ビットとなり、ビタビ復号器212への入力ビット数よりも小さくなる。このような場合は、上位ビット切り取り回路210は、信号a211の下位1ビットから6ビットを信号a212として出力する。つまり、上位ビット切り取り回路210は、
a 2 1 1 = “0000000000000100” (16bit) のとき、a 2 1 2 = “000100” (6bit)、
a 2 1 1 = “0000000000001000” (16bit) のとき、a 2 1 2 = “001000” (6bit)、
a 2 1 1 = “111111111111100” (16bit) のとき、a 2 1 2 = “111100” (6bit)、
a 2 1 1 = “1111111111111000” (16bit) のとき、a 2 1 2 = “111000” (6bit)、
のようにそれぞれ出力する。

【0038】したがって、下位ビット切り取り回路211では、信号a212が丁度6ビットである場合は、いかなる操作も加えずそのままa213に出力する。つまり、下位ビット切り取り回路211は、
a 2 1 2 = “000100” (6bit) のとき、a 2 1 3 = “000100” (6bit)、
a 2 1 2 = “001000” (6bit) のとき、a 2 1 3 = “001000” (6bit)、
a 2 1 2 = “111100” (6bit) のとき、a 2 1 3 = “111100” (6bit)、
a 2 1 2 = “111000” (6bit) のとき、a 2 1 3 = “111000” (6bit)、
のようにそれぞれ出力する。

【0039】このように処理された信号a213をビタビ復号器212に入力して、畳み込み符号の復号化をおこなう。

【0040】前記の方法では、コンスタレーションからのデマッピング後に電力により重み付けされた信号に対して、伝播路推定用プリアンブルの全サブキャリアの電力平均値を計算しておき、復号信号の上位ビットを前記電力平均値を指標として切り取り、さらに下位ビットを適当に切り捨てることにより、量子化ビット数を削減した。量子化ビット数の削減により、ビタビ復号器の負担を軽減しビタビ復号器の回路規模を抑制することが可能となることを説明した。しかし、前記方法ではビタビ復号器より前に位置する回路において、扱う信号数値に割り当てるビット数幅については言及していない。前記方

法では、コンスタレーション復号回路に入力されるデータは、もともとパケットごとに信号レベルが異なることや、特に乗算などの演算の計算結果で上位ビットに空のビットが発生してさらに信号レベルに格差が生じるなどの原因により、増大するビット数幅を保持されている必要が考えられる。信号データに割り当てるビット数幅が増大することは、演算の負担が大きくなるうえ、そのまま回路規模が肥大することに等しく、ビタビ復号器より前に位置する回路の規模が大きくなる。

【0041】そこで、ビタビ復号器ばかりではなく、ビタビ復号器よりも前に位置する回路についても規模抑制をはかるために、各回路内において加減乗除などの演算がなされたために結果的にビット数幅が増大したデータから、効果的に有効な部分を選択してビット数幅を少なくすることが必要である。これにより、各々の回路内における演算ビット数を少なくすることができ、回路から回路に受け渡すデータのビット数幅も狭くなり、各回路規模の抑制をはかることが可能になる。

【0042】この問題を解決する手段として、図5に示すように、FFT回路203-3、伝播路補償回路203-4、位相ノイズ除去回路203-5のそれぞれの後ろなどに振幅調整回路230を配置する。FFT回路、伝播路補償回路、位相ノイズ除去回路などでは、内部で乗算演算などがおこなわれることによりデータのビット数幅が大きくなるうえ、上位ビットが空になる可能性がある。振幅調整回路230の基本機能は、前記ビット数幅の広いデータを受け取り、伝播路推定用プリアンブルの各サブキャリアにのせられたデータの中から最大絶対値を検出し、そのデータの最大絶対値からビットシフト量を計算し、その値にしたがって同OFDMパケット内に含まれる全てのデータの振幅調整をおこなうことである。この振幅調整の度合い（振幅調整値）は、同パケットに含まれるデータが復調処理をなされている間だけ有効とし、次のOFDMパケットが到達したときは、同じ手続きにより振幅調整の度合いは更新されるものとする。図5におけるAGC回路201、A/Dコンバータ202、周波数同期回路203-1、周波数オフセット補償回路203-2、FFT回路203-3、伝播路補償回路203-4、位相ノイズ除去回路203-5、コンスタレーションからの復号回路205、ビタビ復号器212については、図3、図4で説明したものと同一機能を有するものとする。

【0043】コンスタレーションからの復号回路205の後ろに配置されているビット選択回路240は、図7に示すような構成をとり、上位ビット切り取りおよび丸め込み回路241と下位ビット切り取り回路242を備えている。このビット選択回路240は、伝播路推定用プリアンブルは参照せずに、あらかじめ設定された量だけビットシフトをくわえ、必要時には丸め込み処理をおこない、ビタビ復号器212への入力ビット数にあうよ

うに下位ビットの切り捨てをおこなう回路である。このビタビ復号器212への入力ビットを決めるビット選択回路240から、前記解決手段方法のような平均化処理が省けるのは、それより以前に配置された振幅調整回路230の機能により、各OFDMパケットの信号レベルが等価的に平均されたとみなすことができるためである。

【0044】次に、振幅調整回路230の詳細な処理手順について、図6を用いて説明する。図6は振幅調整回路230の構成を示す図で、同図において、231は伝播路推定用プリアンブル分離回路、232はフォーマット変換回路、233は論理和回路、234はビットシフト量決定回路、235は上位ビット切り取りおよび丸め込み回路、236は下位ビット切り取り回路である。

【0045】振幅調整回路230は、加減乗除などの演算を含むためにデータのビット数幅が大きくなるうえ上位ビットが空になる可能性がある回路の後ろに配置する。入力される信号は、先頭に伝播路推定用プリアンブルが付加されたOFDMデータシンボルから構成されるOFDMパケットである。まず、このOFDMパケットから伝播路推定用プリアンブルを抜き取り、値のフォーマットを変更し、符号ビットが付加された絶対値に変換する。ハードウェアの制限や演算の基本原則から任意に決定される、可能な最大ビットシフト量を N_{ms} とする。プリアンブルに含まれる各サブキャリアのデータに関して、符号ビットを除く上位 N_{ms} ビットを取り出し、それらの論理和を計算する。この論理和の計算結果は N_{ms} ビットの値であるが、MSBからみて初めて

“1”がたつビットの位置が、伝播路推定用プリアンブルに含まれるサブキャリアの値の最大絶対値のMSB (Most Significant Set Bit) の位置であり、プリアンブルに含まれる最大絶対値が有効に利用しているビットの位置を表す。この位置が論理和値の上位から N_l ビット目であるとき、 N_l-1 をビットシフト量 N_s と決定する。ただし、論理和値に“1”がたたない場合は、ビットシフト量 N_s は N_{ms} と決定する。次に、同OFDMパケット内に含まれる全てのデータに対して、決定されたビットシフト量 N_s だけMSB方向にビットシフトさせる。ただし、ビットシフトを加えた結果としてデータが桁あふれをおこした場合は、丸め込みをして値を飽和させるものとする。また、下位ビットにはシフトした量だけ“0”で補完する。さらに、後ろに配置されている回路の入力ビット数幅に合うように、下位ビットを切り捨てるものとする。

【0046】この振幅調整回路230の機能を、具体例を使用して説明する。伝播路推定用プリアンブルは送信器側から既知のBPSK情報として送信されるが、伝播路において振幅歪みなどをうけて再びデジタル信号に戻されるために、各サブキャリアの絶対値は一定値ではなく、歪んでいる。直前に配置された回路からの出力が16ビットの2の補数とし、これを最大ビットシフト量 $N_{ms}=4$ ビットとして、12ビットのデータを直後に配置された回路に渡す場合を考える。

【0047】サブキャリア数が4とし、パケット内に含まれるデータOFDMシンボルが2つであるとし、各々のサブキャリアのデータの値は、それぞれ、

```
0001100001010111 .....プリアンブル (サブキャリア1)
0000101001011111 .....プリアンブル (サブキャリア2)
1111100010010000 .....プリアンブル (サブキャリア3)
0000000000111000 .....プリアンブル (サブキャリア4)
0001101101010111 .....データ 1 (サブキャリア1)
1100101001011111 .....データ 1 (サブキャリア2)
1111100010010000 .....データ 1 (サブキャリア3)
0000111000111000 .....データ 1 (サブキャリア4)
0000000000100111 .....データ 2 (サブキャリア1)
0010100001011111 .....データ 2 (サブキャリア2)
0001100010010000 .....データ 2 (サブキャリア3)
0000000000111000 .....データ 2 (サブキャリア4)
```

上記のようなものであるとする。

る。

【0048】まず、プリアンブルのみを抜き出して、2の補数から符号ビットと絶対値の組み合わせに変更す

【0049】

```
0001100001010111 .....プリアンブル (サブキャリア1)
0000101001011111 .....プリアンブル (サブキャリア2)
1000011101110000 .....プリアンブル (サブキャリア3)
0000000000111000 .....プリアンブル (サブキャリア4)
```

$N_{ms}=4$ なので、符号ビットを除く上位4ビットを取り出して、その論理和を計算する。ここでは、

$0011 \text{ or } 0001 \text{ or } 0000 \text{ or } 0000 = 0011$

となる。この演算結果では、上位からみて3ビット目に

はじめて“1”がたっているの、 $N_l=3$ とし、ビット

トシフト量は $N-1=2$ と決定する。

【0050】したがって、パケット内に含まれる全ての値を2ビットだけビットシフトし、下位2ビットを

```

0110000101011100 .....プリアンブル (サブキャリア1)
0010100101111100 .....プリアンブル (サブキャリア2)
1110001001000000 .....プリアンブル (サブキャリア3)
0000000011100000 .....プリアンブル (サブキャリア4)
0110110101011100 .....データ1 (サブキャリア1)
1000000000000000 .....データ1 (サブキャリア2)
1110001001000000 .....データ1 (サブキャリア3)
0011100011100000 .....データ1 (サブキャリア4)
0000000100111100 .....データ2 (サブキャリア1)
0111111111111100 .....データ2 (サブキャリア2)
0110001001000000 .....データ2 (サブキャリア3)
0000000011100000 .....データ2 (サブキャリア4)

```

特別な場合として、データ1のサブキャリア2は負の数であるが桁あふれを起こしたためにマイナスの最大値に置きかえる。また、データ2のサブキャリア2は正の数であるが、これも桁あふれを起こしているので正の最大値に置き換えている。

【0052】出力は12ビットが要求されているので、下位4ビットは不要であるから、これを切り捨て、

```

011000010101 .....プリアンブル (サブキャリア1)
001010010111 .....プリアンブル (サブキャリア2)
111000100100 .....プリアンブル (サブキャリア3)
000000001110 .....プリアンブル (サブキャリア4)
011011010101 .....データ1 (サブキャリア1)
100000000000 .....データ1 (サブキャリア2)
111000100100 .....データ1 (サブキャリア3)
001110001110 .....データ1 (サブキャリア4)
000000010011 .....データ2 (サブキャリア1)
011111111111 .....データ2 (サブキャリア2)
011000100100 .....データ2 (サブキャリア3)
000000001110 .....データ2 (サブキャリア4)

```

上記のように処理する。

【0053】以上の操作をくわえたデータを、直後に配置した回路に受け渡すことにより、割り当てられたビット数幅を効果的に利用して、数値を表現することが可能になる。

【0054】

【発明の効果】AGC回路が理想的に機能する場合は、プリアンブルの電力平均値は各パケットで等しくなるが、実際にはずれを生じる。本発明では、A/D変換した後のデジタル回路で、補償やコンスタレーションからの復号などの処理を加えて、畳み込み符号を復号するビタビ復号器へ入力するまでの各処理段階で、伝播路推定用プリアンブルの電力平均値や振幅調整値を指標として、信号ビットから有効で適当なビットを適宜に選択することにより、AGC機能をデジタル回路で補助できる。また、本発明を適用することにより、デジタル信

“0”で補完する。

【0051】

号演算によりビット数が増大したデータ信号から、有効なビットを選択することが可能となり、例えば、従来は各処理回路入力に12ビットを割り当てた場合でも実際には8ビットしか有効に使えないなどの問題点を解消でき、割り当てられたビット数を有効に使用することが可能となる。

【図面の簡単な説明】

【図1】OFDM信号パケットの構成を示す説明図である。

【図2】16QAM変調されたOFDM信号のサブキャリアのコンスタレーションを示す説明図である。

【図3】従来技術による、ビタビ復号器のための重み付けおよびビット選択回路の構成を示すブロック図である。

【図4】本発明の一実施形態による、ビタビ復号器のための重み付けおよびビット選択回路の構成を示すブロック図である。

【図5】本発明の他の実施形態による、演算ビット数の制御を行なう機能を有するOFDM復号装置の要部構成を示すブロック図である。

【図6】図5中の振幅調整回路の構成を示すブロック図である。

【図7】図5中のビット選択回路の構成を示すブロック図である。

【符号の説明】

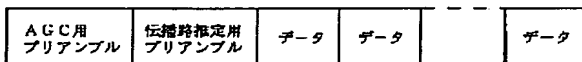
```

201 AGC回路
202 A/Dコンバータ
203 処理回路
203-1 周波数同期回路
203-2 周波数オフセット補償回路
203-3 FFT回路
203-4 伝播路補償回路
203-5 位相ノイズ除去回路
204 正規化回路
205 コンスタレーション分解回路

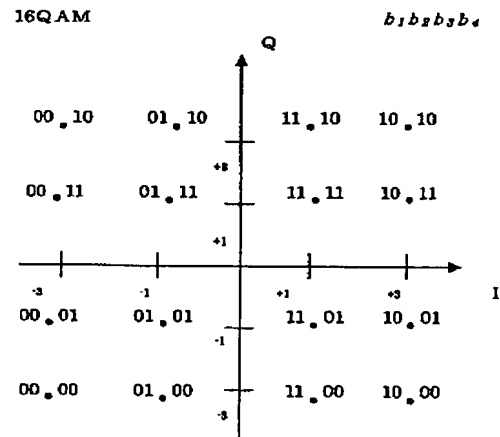
```

- 206 二乗回路
 207 重み付け回路
 208 平均回路
 209 比較器および丸め込み回路
 210 上位ビット切り取り回路
 211 下位ビット切り取り回路
 212 ビタビ復号器
 220 重み付けおよびビット選択回路
 a203 OFDMデータ信号
 a204 正規化された信号
 a205 コンスタレーションから復号された信号
 a206 伝播路推定用プリアンブル信号
 a207 各サブキャリアの電力値を示す信号
 a209 平均電力値を示す信号
 a210 重み付けされた信号
 a211 電力平均値により丸め込まれた信号
 a212 上位ビット切り取り回路の出力信号
 a213 下位ビット切り取り回路の出力信号
 230 振幅調整回路
 231 伝播路推定用プリアンブル分離回路
 232 フォーマット変換回路
 233 論理和回路
 234 ビットシフト量決定回路
 235 上位ビット切り取りおよび丸め込み回路
 236 下位ビット切り取り回路
 240 ビット選択回路
 241 上位ビット切り取りおよび丸め込み回路
 242 下位ビット切り取り回路

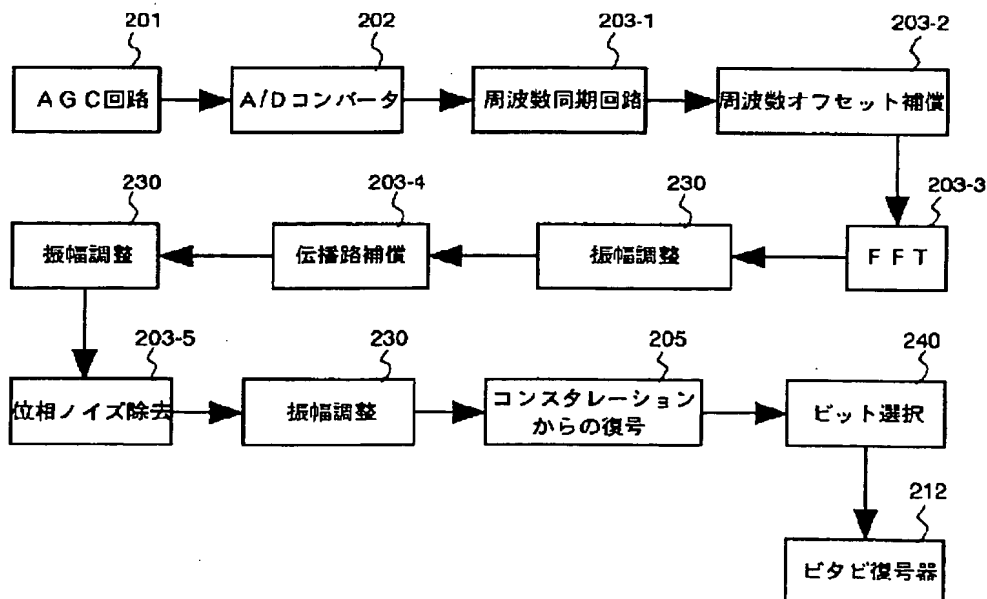
【図1】



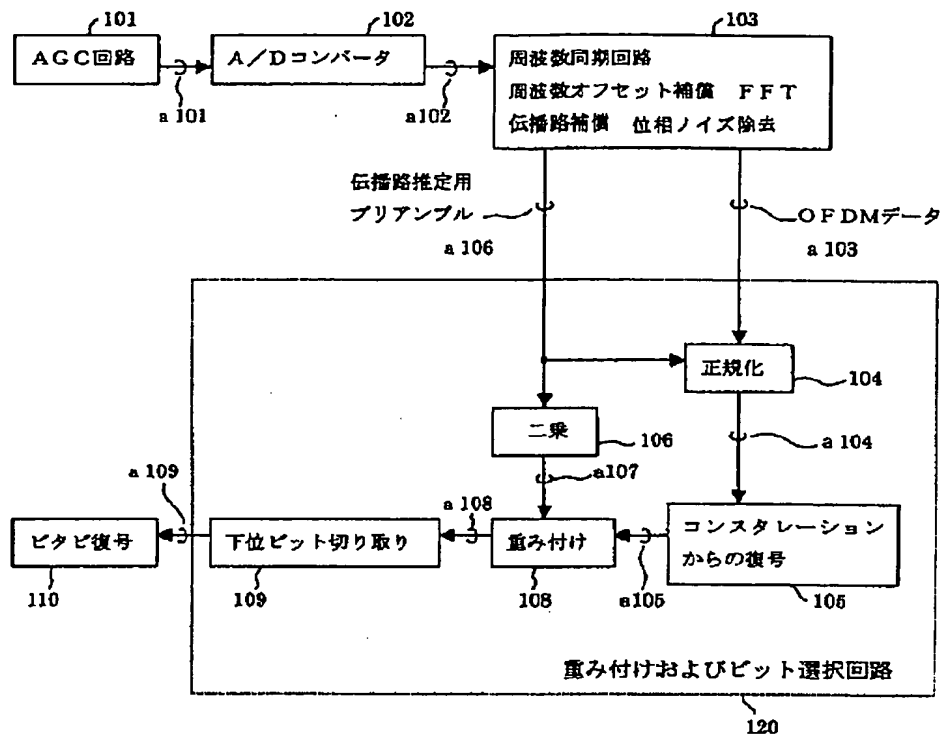
【図2】



【図5】

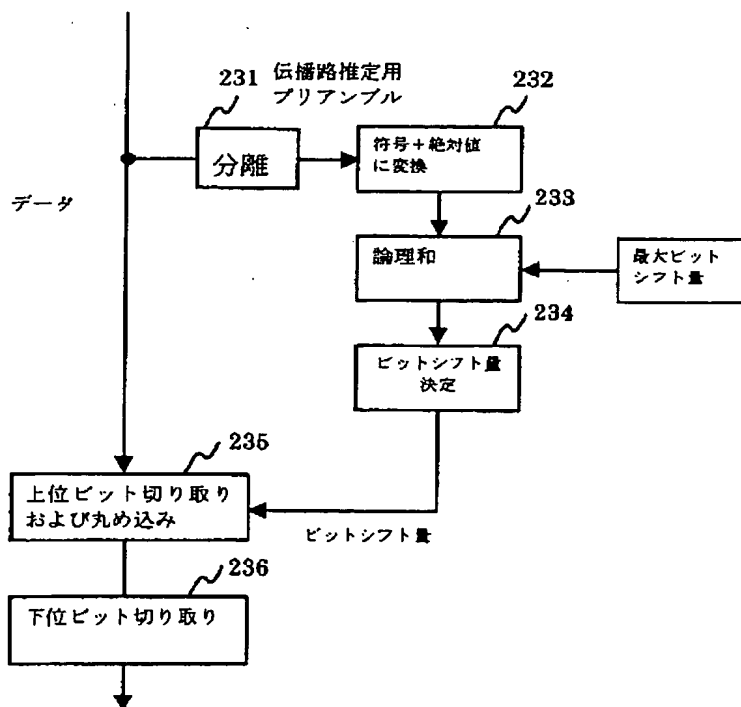


【図3】

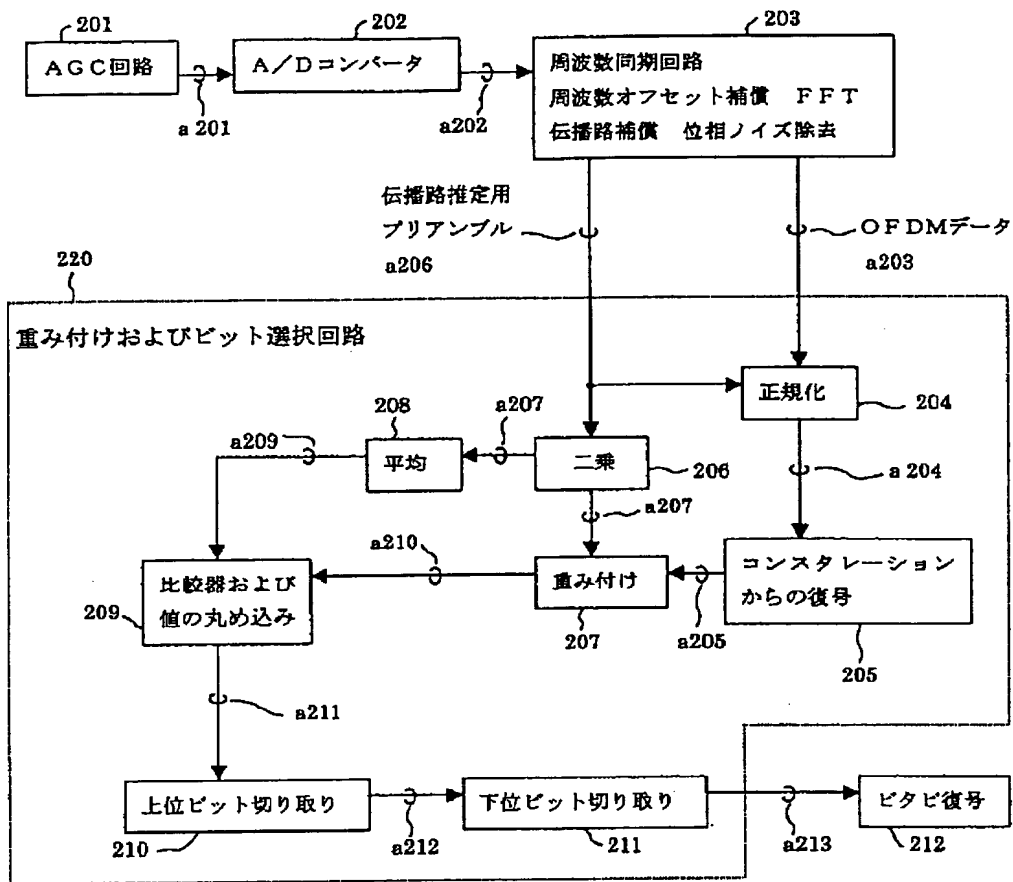


【図6】

230

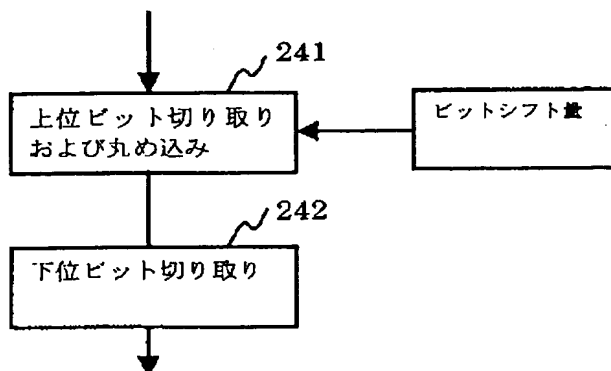


【図4】



【図7】

240



フロントページの続き

Fターム(参考) 5J065 AC02 AD10 AH04 AH12 AH13
AH23
5K014 AA01 BA10 BA11 EA01 HA00
5K022 DD01 DD18 DD33 DD34
5K046 AA05 DD02 DD15 EE19 EE42
EE56

THIS PAGE BLANK (USPTO)

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

THIS PAGE BLANK (USPTO